

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-229084

(43)公開日 平成10年(1998) 8月25日

(51)Int.Cl.⁵

識別記号

F I

H 0 1 L 21/3205

H 0 1 L 21/88

R

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21)出願番号 特願平9-30432

(22)出願日 平成9年(1997) 2月14日

(71)出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72)発明者 栗屋 信義

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72)発明者 石井 仁

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

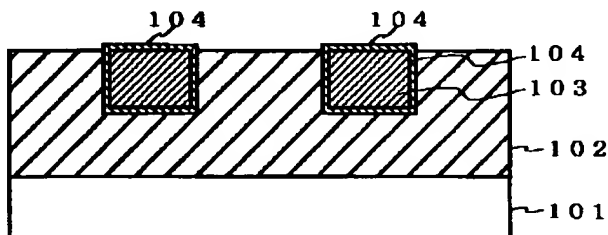
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】 半導体装置の配線構造およびその製造方法

(57)【要約】

【課題】 銅を配線材料として用いた多層配線構造において、銅との密着性が高く接触抵抗の小さい材料を下地膜とした、銅の拡散を防ぐために用いられる膜を、より微細な径で高アスペクト比となった接続構内に形成しやすくすることを目的とする。

【解決手段】 トランジスタ等の素子が形成された基板101上に、層間絶縁膜102を介して銅もしくは銅合金からなる配線103が形成し、この配線103がバリア膜104によって被覆されている状態とする。そして、バリア膜104として、ルテニウム、オスミウム、イリジウム、および、ロジウムいずれかの金属を用いる。



【特許請求の範囲】

【請求項1】 半導体基板上に絶縁膜を介して形成された銅もしくは銅合金からなる配線層と、

前記配線層を覆うように形成されたルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなるバリア膜とを備えたことを特徴とする半導体装置の配線構造。

【請求項2】 半導体基板上に絶縁膜を介して形成された銅もしくは銅合金からなる配線層と、

前記配線層を覆うように形成されたルテニウムの酸化物、オスミウムの酸化物、イリジウムの酸化物、もしくは、ロジウムの酸化物からなるバリア膜とを備えたことを特徴とする半導体装置の配線構造。

【請求項3】 請求項1記載の半導体装置の配線構造において、

前記絶縁膜と前記バリア膜の間にタンタル、チタン、もしくは、窒化チタンからなる分離膜を備えたことを特徴とする半導体装置の配線構造。

【請求項4】 請求項2記載の半導体装置の配線構造において、

前記絶縁膜と前記バリア膜の間にタンタル、チタン、窒化チタン、ルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる分離膜を備えたことを特徴とする半導体装置の配線構造。

【請求項5】 半導体基板上に絶縁膜を形成する工程と、

前記絶縁膜の所定位置に溝を形成する工程と、

前記絶縁膜上と前記溝底部および側壁とにルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第1の膜を化学気相成長法により形成する工程と、

前記第1の膜上に銅もしくは銅合金からなる第2の膜を化学気相成長法により形成して前記溝を埋め込む工程と、

前記第2の膜および前記第1の膜を、前記溝内に形成された部分を残し、前記絶縁膜表面が露出するまで削除する工程と、

前記削除する工程の後で、前記第1の膜および前記第2の膜の表面に露出している部分に選択的にルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第3の膜を形成する工程とを少なくとも備えたことを特徴とする半導体装置の配線構造の製造方法。

【請求項6】 半導体基板上に絶縁膜を形成する工程と、

前記絶縁膜の所定位置に溝を形成する工程と、

前記絶縁膜上と前記溝底部および側壁とに、ルテニウムの酸化物、オスミウムの酸化物、イリジウムの酸化物、もしくは、ロジウムの酸化物からなる第1の膜を化学気相成長法により形成する工程と、

前記金属膜上に銅もしくは銅合金からなる金属膜を化学気相成長法により形成して前記溝を埋め込む工程と、

部分を残し、前記絶縁膜表面が露出するまで削除する工程と、

前記削除する工程の後で、前記第1の膜および前記第2の膜の表面に露出している部分に選択的にルテニウム、オスミウム、イリジウム、もしくは、ロジウムの酸化物からなる第3の膜を形成する工程とを少なくとも備えたことを特徴とする半導体装置の配線構造の製造方法。

【請求項7】 半導体基板上に絶縁膜を形成する工程と、

10 前記絶縁膜の所定位置に溝を形成する工程と、

前記絶縁膜上と前記溝底部および側壁とにルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第1の膜を無電界メッキ法により形成する工程と、

前記金属膜上に銅もしくは銅合金からなる第2の膜をメッキ法により形成して前記溝を埋め込む工程と、

前記第2の膜および前記第1の膜を、前記溝内に形成された部分を残し、前記絶縁膜表面が露出するまで削除する工程と、

20 前記削除する工程の後で、前記第1の膜および前記第2の膜の表面に露出している部分に選択的にルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第3の膜を形成する工程とを少なくとも備えたことを特徴とする半導体装置の配線構造の製造方法。

【請求項8】 請求項5記載の半導体装置の配線構造の製造方法において、

第1の膜は、ルテニウム、オスミウム、イリジウム、もしくは、ロジウムのカルボニル化合物、 β ケトナート化合物、または、シクロペンタジニエル化合物を原料とした化学気相成長法により形成し、

30 前記第2の膜は、銅または銅を主成分とする β ケトナート化合物を原料とした化学気相成長法により形成することを特徴とする半導体装置の配線構造の製造方法。

【請求項9】 請求項6記載の半導体装置の配線構造の製造方法において、

第1の膜は、ルテニウム、オスミウム、イリジウム、もしくは、ロジウムのカルボニル化合物、 β ケトナート化合物、または、シクロペンタジニエル化合物を原料とした酸化性雰囲気における化学気相成長法により形成し、前記第2の膜は、銅または銅を主成分とする β ケトナート化合物を原料とした化学気相成長法により形成することを特徴とする半導体装置の配線構造の製造方法。

40 【請求項10】 請求項7記載の半導体装置の配線構造の製造方法において、

第1の膜は前記絶縁膜表面にルテニウム、オスミウム、イリジウム、もしくは、ロジウム、またはそれらの酸化物からなる触媒核を担持したあと、無電界メッキ法により形成し、

前記第2の膜は、無電界メッキ法もしくは電界メッキ法により形成し、および第3の膜は、無電界メッキにより

方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、銅を配線主材料として用いる半導体装置の配線構造およびその製造方法に関する。

【0002】

【従来の技術】アルミ配線を用いたシリコン半導体集積回路において、配線遅延の回路性能への影響や、配線のエレクトロマイグレーションによる信頼性の低下が深刻化している。まず、配線による信号の遅延としては、配線抵抗に起因するものがある。この解消には、電気抵抗の低い材料を用いるようにすればよい。また、信号遅延としては、配線容量に起因するものがある。これは、高密度に集積された配線間における配線容量に起因する遅延である。この配線容量の低減のためには、配線の横だけでなく厚さ方向の微細化が必要となる。したがって、配線容量に起因する信号遅延を抑制しようとすると、配線に流れる電流が増大することになり、エレクトロマイグレーションが起きやすい状態となる。

【0003】以上の問題点を解消するために、アルミニウムに変わる配線材料として、電気抵抗が低くマイグレーション耐性を有する銅が有望とされている（特開平2-256238号公報）。ここで、銅はシリコン酸化物中を拡散してトランジスタ素子に悪影響を与えることや、絶縁膜との密着性が弱いことなどから、銅による配線を形成する場合、その下地にタンタルや窒化チタンや窒化タンタルからなる下地膜を配置し、銅の拡散を防止し、配線と絶縁膜との密着性を向上させるようにしていた。

【0004】

【発明が解決しようとする課題】ところで、現在LSIの多層配線では、層間の接続孔のアスペクト比（孔の深さ／孔径）は年々高くなる傾向にある。したがって、微細な径のアスペクト比の高い接続孔に配線材料を埋め込むことになる。ところで、接続孔に前述した銅および下地膜を埋め込む場合、スパッタリングや化学気相成長法またはメッキ法などによる成膜技術が用いられる。しかし、埋め込む孔が微細な径の光アスペクト比となると、以下に説明することによりスパッタリングによる成膜方法では限界がある。

【0005】スパッタリングによる成膜では、ターゲットより飛来してくる成膜材料の粒子が、成膜対象の面に到達することでその成膜材料による膜が形成されていく。一方で、接続孔のアスペクト比が高くなりその径が微細化していくと、上方から接続孔の底部を見込む角度幅が小さくなっていく。したがって、接続孔のアスペクト比が高くなりその径が微細化していくと、スパッタリングにより飛来する粒子がその接続孔底部に到達しに

ば、接続孔を成膜材料で埋め込むことができなくなる。

【0006】以上のことに対して、化学気相成長法またはメッキ法では、成膜材料が孔底部に届かなくなることが原理的に発生しないため、より高集積化した多層配線における接続孔へは、化学気相成長法またはメッキによる成膜が必要になってくる。ところが、タンタルは化学気相成長法やメッキ法で成膜することが困難である。また、それらの技術でタンタル膜が形成できたとしても、タンタルは空气中で酸化されやすいため、この上に銅配線形成のための銅を化学気相成長法やメッキ法で成膜するときに、タンタル膜表面に酸化膜が形成されてしまう。タンタルの酸化膜は絶縁体であるため、下地膜と配線との間の層間接続の抵抗が高くなってしまう。

【0007】一方、窒化チタンや窒化タンタルは化学気相成長法で成膜することが可能であり、空气中で酸化することはない。しかし、化学気相成長法で成膜した窒化チタンや窒化タンタルは電気抵抗が高くなってしまふ。また、窒化チタンや窒化タンタルはメッキ法により成膜することが非常に困難である。そして、窒化チタン上に堆積した銅の密着性は、十分な強度を持っていない。したがって、この発明は、以上のような問題点を解消するためになされたものであり、銅を配線材料として用いた多層配線構造において、銅との密着性が高く接触抵抗の小さい材料を下地膜とした、銅の拡散を防ぐために用いられる膜を、より微細な径で高アスペクト比となった接続構内に形成しやすくすることを目的とする。

【0008】

【課題を解決するための手段】この発明の半導体装置の配線構造は、半導体基板上に絶縁膜を介して形成された銅もしくは銅合金からなる配線層と、その配線層を覆うように形成されたルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなるバリア膜とを備えるようにした。このように構成されているので、配線層と絶縁膜とはバリア膜で分離され、配線層から絶縁膜で銅が拡散することがない。また、この発明の半導体装置の配線構造は、半導体基板上に絶縁膜を介して形成された銅もしくは銅合金からなる配線層と、その配線層を覆うように形成されたルテニウム、オスミウム、イリジウム、もしくは、ロジウムの酸化物からなるバリア膜とを備えるようにした。このように構成されているので、配線層と絶縁膜とはバリア膜で分離され、配線層から絶縁膜で銅が拡散することがない。

【0009】また、この発明の半導体装置の配線構造の製造方法は、まず、半導体基板上に形成された絶縁膜の所定位置に溝を形成した後、その絶縁膜上と溝底部および側壁にルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第1の膜を化学気相成長法により形成する。ついで、第1の膜上に銅もしくは銅合金からなる第2の膜を化学気相成長法により形成して溝を埋

部分を残して絶縁膜表面が露出するまで削除する。そして、その削除した後で、第1の膜および前記第2の膜の表面に露出している部分に選択的にルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第3の膜を形成するようにした。以上説明したように、化学気相成長法により第1および第2の膜を形成するので、溝内底部にまで第1の膜および第2の膜が充填される。そして、この発明の半導体装置の配線構造の製造方法は、まず、半導体基板上に形成された絶縁膜の所定位置に溝を形成した後、その絶縁膜上と溝底部および側壁とにルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第1の膜を無電界メッキ法により形成する。ついで、金属膜上に銅もしくは銅合金からなる第2の膜をメッキ法により形成して溝を埋め込み、第2の膜および前記第1の膜を、溝内に形成された部分を残して絶縁膜表面が露出するまで削除する。そして、その削除した後で、第1の膜および前記第2の膜の表面に露出している部分に選択的にルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第3の膜を形成するようにした。以上説明したように、メッキ法により第1および第2の膜を形成するので、溝内底部にまで第1の膜および第2の膜が充填される。

【0010】

【発明の実施の形態】以下この発明の実施の形態を図を参照して説明する。

実施の形態1

図1は、この発明の実施の形態1における半導体装置の配線構造の一部を示す断面図であり、基板101上には図示していないがトランジスタ等の素子が形成され、その上に層間絶縁膜102を介して、銅もしくは銅合金からなる配線103が形成されている。そして、この配線103は、バリア膜104によって被覆されている。これらの構成の中で、層間絶縁膜102は例えば、二酸化珪素、三酸化珪素、リンガラス、ボロンリンガラス、または、有機系の低誘電率絶縁材料から構成すればよい。また、配線部分は、例えばダマシン法による埋め込み配線形成法や、配線材料を成膜した後で所定形状に加工するドライエッチング法などにより形成すればよい。そして、バリア膜104としては、ルテニウム、オスミウム、イリジウム、および、ロジウムいずれかの金属を用いるようにすればよい。

【0011】以下、この実施の形態1における配線構造の製造方法について説明する。まず、図2(a)に示すように、基板201上に絶縁膜202介して第1層配線203が形成された状態で、公知の方法(ダマシン法)により、所定位置に接続孔205および2層配線が形成される溝206を層間絶縁膜204に同時に形成する。ここで、溝206は紙面に直角にのびており、また第1層配線203と直角な関係となっている。なお、図2に

ジスタなどの素子が形成されている。

【0012】ついで、図2(b)に示すように、金属膜207を以下に説明することにより形成する。この金属膜207の形成は、化学気相成長法を用い、原料としてカルボニル系材料のルテニウムカルボニウム $[Ru(CO)_4]_3$ を用い、基板201の加熱温度は200~400℃程度として行う。すなわち、ルテニウムカルボニウムを加熱された基板201上に導入することで、ルテニウムカルボニウムを熱分解し、層間絶縁膜204表面にルテニウムを析出させる。この結果、層間絶縁膜204表面には、ルテニウムからなる金属膜207(第1の膜)が形成されることになる。

【0013】ここで、上述では、金属膜207としてルテニウムを用いるようにしたが、これに限るものではなく、オスミウム、イリジウム、ロジウムを用いるようにしても同様である。この場合、化学気相成長を行うときのカルボニル系材として、オスミウムカルボニル $[Os(CO)_5]$ 、イリジウムカルボニウム $[Ir(CO)_3]$ もしくは $[Ir(CO)_4]$ 、ロジウムカルボニル $[Rh(CO)_4]$ を用いるようにすればよい。また、熱分解による化学気相成長法の原料として、シクロペンタジニル系の原料を用いるようにしてもよい。例えば、ビスシクロペンタジニルルテニウム $[Ru(C_5H_6)_2]$ を用い、基板温度を400~600℃とし、ルテニウムを析出させることができる。

【0014】一方、βケトナート系化合物を化学気相成長原料としてもよい。この場合、水素雰囲気中で基板温度を300~600℃として、導入した成膜原料を還元することにより金属膜を析出堆積させて膜形成を行う。このとき、水蒸気もしくはアルコールを添加することで、堆積速度を速めることができる。また、水素プラズマ中もしくは水素ラジカルが導入された状態で、それらの成膜を行うようにすれば、成膜時の基板温度を100~200℃低下させることが可能となる。この水素還元による化学気相成長では、例えば、ルテニウムアセチルアセトナート $[Ru(C_5H_7O_2)_3]$ 、オスミウムアセチルアセトナート $[Os(C_5H_7O_2)_3]$ 、イリジウムアセチルアセトナート $[Ir(C_5H_7O_2)_3]$ 、もしくは、ロジウムアセチルアセトナート $[Rh(C_5H_7O_2)_3]$ を用いるようにすればよい。また、それらのフッ化炭素の誘導体を、原料として用いるようにすればよい。その一例として、ルテニウムヘキサフロアセチルアセトナート $[Ru(C_5F_6H_2O_2)_3]$ がある。

【0015】引き続き、図2(c)に示すように、銅ヘキサフロアセチルアセトナートビニルトリメチルシランの不均化反応による化学気相成長法で、金属膜207上に銅膜208(第2の膜)を堆積形成し、接続孔205および溝206内をそれらで埋め込む。なお、ここでは銅膜を形成するようにしたが、銅合金の膜を形成するよ

8および金属膜207の平坦部を、層間絶縁膜204の表面が露出するまで除去する。この結果、図3(d)に示すように、バリア金属207aに側面および下面が覆われた、第2層配線としての銅配線208aが形成される。

【0016】ついで、銅配線208aおよびその側面で表面に露出しているバリア金属207a上に、以下に示すことにより選択的にバリア金属207b(第3の膜)を形成する。このバリア金属207bの形成では、前述した、シクロペンタジニエル系の材料もしくは

βケトナート系の材料を用いた化学気相成長法により金属膜を形成することで行う。すなわち、この化学気相成長では、層間絶縁膜204の表面には金属膜が形成されず、銅配線208aおよびその側面で表面に露出しているバリア金属207a上に選択的に金属膜が形成され、これがバリア金属207bとなる。

【0017】なお、βケトナート系材料を用いた化学気相成長では、その原料とともにヘキサフルオロアセチルケトン

を、反応系に同時に供給するようにすれば、それら選択性の維持に効果的である。そして、以上示したようにして第2層配線を形成した後、それらの上にパシベーション膜を形成するようにしてもよく、場合によっては、さらに層間絶縁膜を形成して第3層配線を形成するようにし、多層配線構造を構成するようにしてもよい。

【0018】実施の形態2

なお、上記実施の形態1においては、化学気相成長法により、バリア膜を形成するための金属膜、および、銅配線層を形成するための銅膜を形成するようにしたが、これに限るものではなく、それらをメッキ(無電界メッキ)により形成するようにしてもよい。この場合、図2(a)に示すように、層間絶縁膜204の所定位置に接続穴204aおよび第2層配線が形成される溝205を形成した後、まず、以下に説明するように、層間絶縁膜204表面に無電界メッキの析出核となるメッキ触媒を形成する。なお、以下ではこれらのことを「担持する」と表現する。

【0019】この担持としては、例えば、ペンタン溶媒にルテニウムのπ-アリアル錯体が溶解している前処理液に、メッキ対象の基板を浸漬する。ついで、その基板を水素気流中で約100℃に加熱することで焼成し、ついで、酸素気流中にさらすことで金属膜を形成する表面に吸着している析出核としてのルテニウムを酸化する。以上のことにより、前処理として、金属膜を形成する層間絶縁膜表面に、メッキの析出核となるメッキ触媒が形成されたことになる。

【0020】ついで、この表面が担持された基板をメッキ液に浸漬することで、層間絶縁膜104表面にルテニウムからなる金属膜207を形成する。このメッキ液としては、塩化ルテニウムもしくは硫酸ルテニウムの水和

とを溶かした水溶液を用いるようにすればよい。これらの、メッキ液組成およびメッキ条件は、公知の金属メッキ法を用いるようにすればよい。そして、この金属膜207が形成された表面に、やはり、公知の銅メッキ法により銅膜208を形成すればよい。なお、銅のメッキとしては無電界メッキの他に、電界メッキを用いるようにしてもよい。

【0021】以上説明したことにより、前述した実施の形態1における化学気相成長法と同様に、金属膜207および銅膜208の形成が行える。なお、ここでは、金属膜としてルテニウムを形成するようにしたが、これに限るものではなく、オスミウム、イリジウム、もしくは、ロジウムの塩化物もしくは硫化物の水和物によるメッキ液を用いてそれらの金属膜をメッキするようにしてもよい。また、担持材料としてルテニウムのπ-アリアル錯体を用いるようにしたが、これに限るものではなく、有機溶媒に可溶な他の有機金属錯体を用いるようにしてもよい。また、有機溶媒としてペンタンを用いるようにしたが、他の有機溶媒を用いるようにしてもよい。なお、この場合、常温で揮発性を有するものが好ましい。

【0022】この後、前述した実施の形態1と同様に、化学機械研磨により銅膜208および金属膜207の平坦部を、層間絶縁膜204の表面が露出するまで除去する。この結果、図3(d)に示すように、バリア金属207aに側面および下面が覆われた、第2層配線としての銅配線208aが形成される。そして、銅配線208aおよびその側面で表面に露出しているバリア金属207a上に、以下に示すことにより選択的にバリア金属207bを形成する。このバリア金属207bの形成では、前述した、担持することなく、基板201をメッキ液に浸漬することで行う。ここでは、銅配線208aおよびその側面で表面に露出しているバリア金属207aの表面は金属が露出していることになるので、前述したメッキ液にその表面がふれることで、そこにはルテニウムがメッキされる。しかし、ここでは担持されていないので、層間絶縁膜204の露出している表面にはメッキがされない。

【0023】なお、このバリア金属207bは、ルテニウムをメッキすることで形成するようにしたが、これに限るものではなく、バリア金属207aと同様に、オスミウム、イリジウム、ロジウムをメッキするようにしてもよいことはいうまでもない。そして、以上示したようにして第2層配線を形成した後、それらの上にパシベーション膜を形成するようにしてもよく、場合によっては、さらに層間絶縁膜を形成して第3層配線を形成するようにし、多層配線構造を構成するようにしてもよい。

【0024】実施の形態3

ところで、上記実施の形態1、2においては、銅配線の

もしくは、ロジウムからなる金属を用いるようにしたが、これらに限るものではなく、それらの酸化物を用いるようにしてもよい。このように、それら金属の酸化物を下地膜として用いる場合、それら金属の酸化物からなる膜は、化学気相成長法を用いて成膜すればよい。この場合、原料は実施の形態1において掲げたものを用いるようにすればよい。ただし、成膜雰囲気中に酸素を同時に導入する。このことにより、金属酸化膜の形成が可能となる。ここで、酸化物の成膜をより効率よく行うためには、高周波放電などにより酸素のプラズマを生成させた状態とすればよい。この酸素プラズマを用いて金属酸化物の成膜を行うようにすれば、成膜時の基板温度を低下させることができる。

【0025】実施の形態4

ところで、上述では、銅配線の側面および底面にバリア膜を配置するようにしたが、これに限るものではなく、図4に示すように、バリア膜104と層間絶縁膜102との間に、タンタルまたはチタンもしくは窒化チタンからなる分離膜105を設けるようにしてもよい。なお、図4中において、他の符号は図1と同様である。また、バリア膜104に酸化膜を用いる場合、分離膜105としてルテニウム、オスミウム、イリジウム、ロジウム、または、タンタル、チタン、もしくは、窒化チタンを用いるようにしてもよい。

【0026】

【発明の効果】以上説明したように、この発明では、半導体基板上に絶縁膜を介して形成された銅もしくは銅合金からなる配線層と、その配線層を覆うように形成されたルテニウム、オスミウム、イリジウム、もしくは、ロジウム、または、それらの酸化物からなるバリア膜とを備えるようにした。そして、その配線構造を、次に示すようにして製造するようにした。すなわち、まず、半導体基板上に形成された絶縁膜の所定位置に溝を形成した後、その絶縁膜上と溝底部および側壁とにルテニウム、

オスミウム、イリジウム、もしくは、ロジウムからなる第1の膜を化学気相成長法もしくは無電界メッキ法により形成する。ついで、第1の膜上に銅もしくは銅合金からなる第2の膜を化学気相成長法もしくはメッキ法により形成して溝を埋め込み、第2の膜および第1の膜を、溝内に形成された部分を残して絶縁膜表面が露出するまで削除する。そして、その削除した後で、第1の膜および前記第2の膜の表面に露出している部分に選択的にルテニウム、オスミウム、イリジウム、もしくは、ロジウムからなる第3の膜を形成するようにした。

【0027】以上示したことにより、この発明の半導体装置の配線構造では、配線層と絶縁膜とはバリア膜で分離され、配線層から絶縁膜で銅が拡散することがない。加えて、それらの構造を形成する上で、金属膜の形成を化学気相成長法もしくはメッキ法により行うようにしたので、たとえ微細で深い溝であっても、溝底部にまでバリア膜は形成され、そして、その溝を埋めるように配線層が形成される。また、バリア膜はルテニウム、オスミウム、イリジウム、もしくは、ロジウム、または、それらの酸化物から構成するようにしたので、配線層と絶縁膜との間の密着性を向上させることが可能となる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1における半導体装置の配線構造の一部を示す断面図である。

【図2】 この発明の配線構造の製造方法を説明する断面図である。

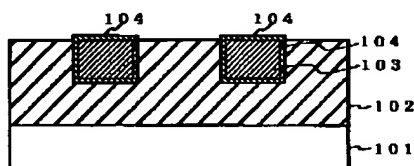
【図3】 図2に続く、この発明の配線構造の製造方法を説明する断面図である。

【図4】 この発明の実施の形態4における半導体装置の配線構造の一部を示す断面図である。

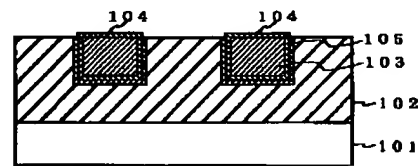
【符号の説明】

101…基板、102…層間絶縁膜、103…配線、104…バリア膜、105…分離膜。

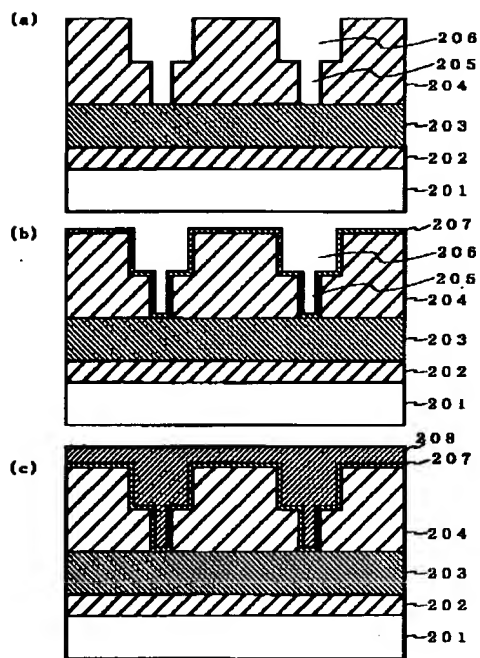
【図1】



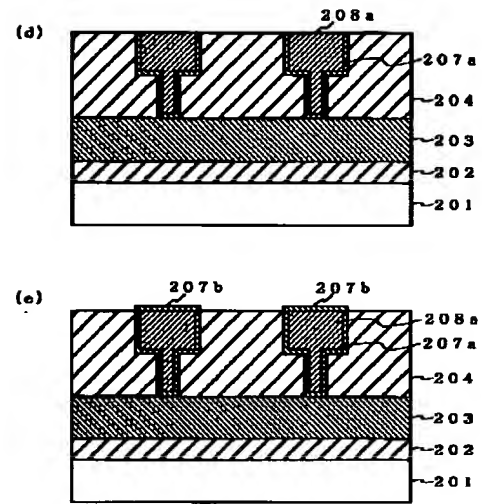
【図4】



【図2】



【図3】



CLIPPEDIMAGE= JP410229084A
PAT-NO: JP410229084A
DOCUMENT-IDENTIFIER: JP 10229084 A
TITLE: WIRING STRUCTURE OF SEMICONDUCTOR DEVICE AND
MANUFACTURE THEREOF

PUBN-DATE: August 25, 1998

INVENTOR-INFORMATION:

NAME

AWAYA, NOBUYOSHI

ISHII, HITOSHI

ASSIGNEE-INFORMATION:

NAME

NIPPON TELEGR & TELEPH CORP <NTT>

COUNTRY

N/A

APPL-NO: JP09030432

APPL-DATE: February 14, 1997

INT-CL_(IPC): H01L021/3205

ABSTRACT:

PROBLEM TO BE SOLVED: To easily form a Cu diffusion blocking film in connecting trenches having a more fine diameter and high aspect ratio in a multilayer wiring structure using Cu as a wiring material and using a material having a high adhesion to Cu and low contact resistance as a base film.

SOLUTION: On a substrate 101 having elements e.g. transistors a Cu or Cu alloy wiring 103 is formed through a layer insulation film 102 and covered with a barrier film 104 made of Ru, Os, Ir or Rh.

COPYRIGHT: (C)1998,JPO

DERWENT-ACC-NO: 1998-517154
DERWENT-WEEK: 199844
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Wiring structure of semiconductor IC device - has wiring layer made of copper or copper alloy, covered by barrier layer made from any of rhodium, osmium, iridium or ruthenium, formed on selected portion of interlayer insulating film

PATENT-ASSIGNEE: NIPPON TELEGRAPH & TELEPHONE CORP[NITE]

PRIORITY-DATA: 1997JP-0030432 (February 14, 1997)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES	MAIN-IPC	
JP 10229084 A	August 25, 1998	N/A
007	H01L 021/3205	

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP10229084A	N/A	1997JP-0030432
February 14, 1997		

INT-CL_(IPC): H01L021/3205

ABSTRACTED-PUB-NO: JP10229084A

BASIC-ABSTRACT: The structure includes a substrate (101). An interlayer insulating film (102) is formed on the substrate. A wiring layer (103) consisting of copper or copper alloy, which is covered with a barrier layer (104) is formed on the selected portion of the insulating film. The barrier layer is made from any of the metals of ruthenium, osmium, iridium, or rhodium.

ADVANTAGE - Obtains high aspect ratio. Prevents diffusion of Cu. Raises adhesion between wiring layer and insulating film.

CHOSEN-DRAWING: Dwg.1/4

TITLE-TERMS:

WIRE STRUCTURE SEMICONDUCTOR IC DEVICE WIRE LAYER MADE
COPPER COPPER ALLOY
COVER BARRIER LAYER MADE RHODIUM OSMIUM IRIDIUM RUTHENIUM
FORMING SELECT
PORTION INTERLAYER INSULATE FILM

DERWENT-CLASS: L03 U11

CPI-CODES: L04-C10A; L04-C10D;

EPI-CODES: U11-C05D; U11-D03B2;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1998-155377

Non-CPI Secondary Accession Numbers: N1998-404490